

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

Unexamined utility model S62-178564 [1987]

(19) Japanese Patent Office (JP)

(11) Utility model application disclosure number:

**(12) Publication of Unexamined
Utility Model (U)**

S62-178564 [1987]

(51) Int.Cl.⁴

ID symbol

JPO file No.

(43) Disclosure date: November 12, 1987

H 05 K

1/02

D-6679-5F

Request for examination not filed

(pages in all)

(54) Title of design: Printed wiring board

(21) Application number

S61-67086 [1986]

(22) Filing date

May 2, 1986

(72) Inventor

Satoru Mizuno

in NEC Corporation

5-33-1 Shiba, Minato-ku, Tokyo

(71) Applicant

NEC Corporation

5-33-1 Shiba, Minato-ku, Tokyo

(74) Agent

Mikio Murata, patent attorney

SPECIFICATION

1. Title of Design

Printed wiring board

2. Claims

In a printed wiring board in which patterns are laid on the solder surface and the component surface, a printed wiring board that is characterized in that the distribution of said patterns on said solder surface and component surface is made uniform, and an extra pattern is laid that makes the pattern laying area of said solder surface and said component surface the same.

3. Detailed Description of the Design

[Industrial field of application]

This design concerns a printed wiring board that can prevent warping of the board.

[Prior art]

Heretofore, as shown in Figure 2, the circuit pattern on a printed wiring board, putting importance on the arrangement of components on the solder surface ((a) in said diagram) and on the component surface ((b) in said diagram) [page ends]

公開実用 昭和62- 178564

⑩ 日本国特許庁(JP)

⑪ 実用新案出願公開

⑫ 公開実用新案公報(U)

昭62- 178564

⑬ Int. Cl.⁴

H 05 K 1/02

識別記号

庁内整理番号

D-6679-5F

⑭ 公開 昭和62年(1987)11月12日

審査請求 未請求 (全 頁)

⑮ 考案の名称 プリント配線基板

⑯ 実 願 昭61-67086

⑰ 出 願 昭61(1986)5月2日

⑱ 考 案 者 水 野 總 東京都港区芝5丁目33番1号 日本電気株式会社内
⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号
⑳ 代 理 人 弁理士 村田 幹雄

明 細 書

1. 考案の名称

プリント配線基板

2. 実用新案登録請求の範囲

半田面及び部品面にパターンが布設されたプリント配線基板において、前記半田面及び部品面の前記パターンの分布を均一にし、かつ前記半田面と前記部品面とのパターン布設面積を同一にする余剰パターンを布設したことを特徴とするプリント配線基板。

3. 考案の詳細な説明

〔産業上の利用分野〕

本考案は、基板の反りを防止することができるプリント配線基板に関する。

〔従来技術〕

従来、プリント配線基板の回路パターンは、第2図に示すように、半田面（同図（イ））及び部品面（同図（ロ））とも部品の配置に重みを置いて

いることから、電源もしくはグランド回路パターン2と信号回路パターン3の回路パターンの面積のバランスを考慮していない。すなわち、半田面及び部品面においてパターンは均一に分布しておらず、又、半田面と部品面のパターン面積は同一ではない。

〔解決すべき問題点〕

ところで、回路パターン2、3は熱膨張係数等において基板1とは異なっている。このため上述した従来のプリント配線基板のように回路パターンの面積バランスを考慮していないものにあっては、基板1の表面に働く力が均一にならず基板に反りが生じるという問題があった。

これは、回路パターンの面積の片寄りが大きい程顕著になる。

この考案は上記事情に鑑みてなされたもので、基板の反りを防止することができるプリント配線基板を提供することを目的とする。

〔問題点の解決手段〕

上記目的を達成するためにこの考案は、半田面及び部品面にパターンが布設されたプリント配線基板において、前記半田面及び部品面の前記パターンの分布を均一にし、かつ前記半田面と前記部品面とのパターン布設面積を同一にする余剰パターンを布設したことを特徴とする。

〔実施例〕

以下、図面を参照してこの考案の一実施例について説明する。

第1図の(イ)及び(ロ)は、各々この考案の一実施例によるプリント配線基板の半田面及び部品面を示す図である。

この図において10は基板であり、この基板10の半田面(同図(イ)参照)には電源もしくはグランド回路パターン11a及び11bと信号回路パターン12a、12b、12cとが布設されている。

679

又、この半田面には3箇所余剰パターン13a、13b、13cが布設されている。この余剰パターン13a、13b、13cによって半田面のパターンの分布が均一化されている。すなわち、この半田面においては本来必要な回路パターン11a、11b及び12a、12b、12cのみではパターンの分布が不均一であり、余剰パターン13a、13b、13cはこの不均一を是正し、パターンの分布を均一化する。

次に基板10の部品面（同図(d)参照）には電源もしくはグランド回路パターン14と、信号回路パターン15a、15bが布設されている。

又、この部品面には、2箇所余剰パターン16a、16bが布設されている。この余剰パターン16a、16bによって部品面のパターンの分布が均一化されている。すなわち、この部品面においては本来必要な回路パターン14及び15a、15bのみではパターンの分布が不均一

であり、余剰パターン 16 a, 16 b はこの不均一を是正し、パターンの分布を均一化する。

さらに、これら半田面と部品面においては余剰パターン 13 a, 13 b, 13 c 及び 16 a, 16 b によって回路パターンの布設面積が等しくなっている。すなわち、半田面における回路パターン 11 a, 11 b, 12 a, 12 b, 12 c の面積の総和と、部品面における回路パターン 14, 15 a, 15 b の面積の総和は等しくなく、余剰パターン 13 a, 13 b, 13 c と 16 a, 16 b は半田面におけるパターン面積の総和と、部品面におけるパターン面積の総和を等しくする。

すなわち、余剰パターン 13 a, 13 b, 13 c 及び 16 a, 16 b は半田面及び部品面においてパターンの分布を均一化し、かつ半田面と部品面とのパターンの布設面積を同一にしている。

以上の構成において半田面では余剰パターン 13 a, 13 b, 13 c によってパターンの分布が均一化されているため、半田面の表面に働く力が均一化され、パターンの不均一による反りが生じることがなくなる。

又、部品面でも余剰パターン 16 a, 16 b によってパターンの分布が均一化されているため、部品面の表面に働く力が均一化され、パターンの不均一による反りが生じることがなくなる。

さらに、余剰パターン 13 a, 13 b, 13 c 及び 16 a, 16 b によって半田面と部品面とのパターンの布設面積が等しくなっているので、半田面及び部品面の各々に働く表面力が等しくなり、上下の面に働く表面力が異なることによる反りが生じることがなくなる。

〔考案の効果〕

以上説明したようにこの考案によれば、半田面及び部品面にパターンが布設されたプリント配線

基板において、前記半田面及び部品面の前記パターンの分布を均一にし、かつ前記半田面と前記部品面とのパターン布設面積を同一にする余剰パターンを布設したので、プリント板に部品搭載後の半田付時に於いても、反り防止が図れ、優れた実用的効果がある。すなわち、基板を重ねた場合でもかさばることがなくなり、又、基板装着時においてもスロット内で基板がガタつくという不都合がなくなる。

4. 図面の簡単な説明

第1図の(イ)及び(ロ)は、各々この考案の一実施例によるプリント配線基板の半田面及び部品面を示す図、第2図の(イ)及び(ロ)は、各々従来のプリント配線基板の半田面及び部品面を示す図である。

1 : 基板

2 : 電源もしくはグランド回路パターン

3 : 信号回路パターン

10 : 基板

11 a, 11 b : 電源もしくは

グランド回路パターン

12 a, 12 b, 12 c : 信号回路パターン

13 a, 13 b, 13 c : 余剰パターン

14 : 電源もしくはグランド回路パターン

15 a, 15 b : 信号回路パターン

16 a, 16 b : 余剰パターン

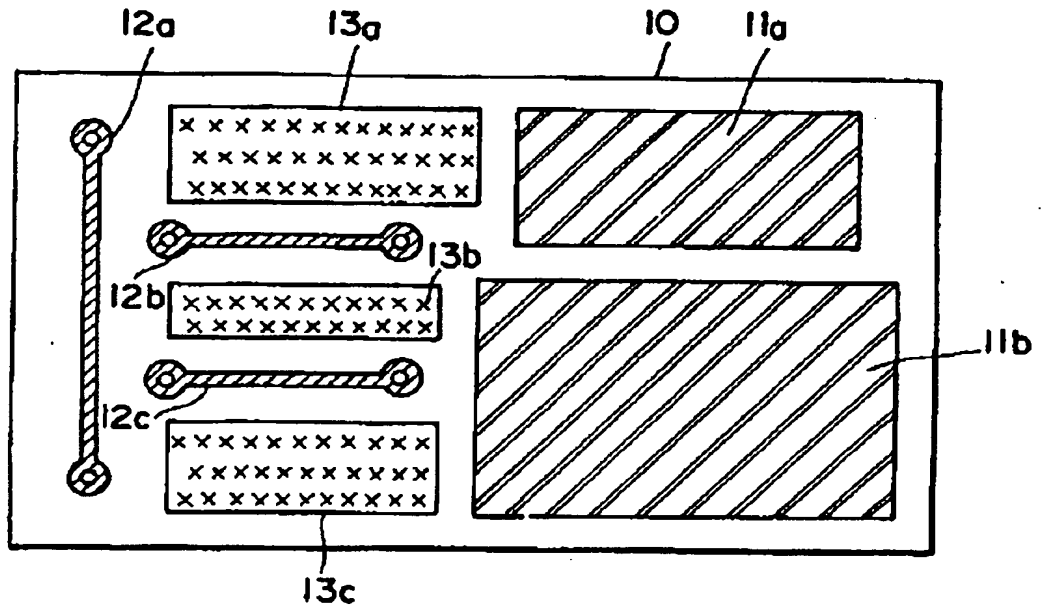
代理人弁理士 村田幹雄

684

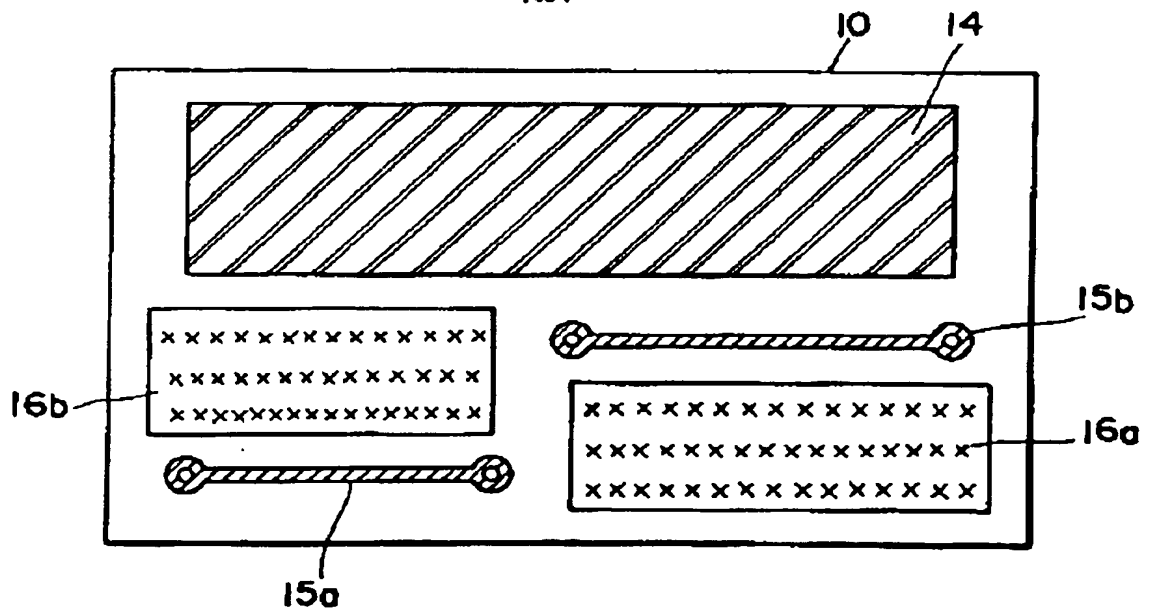
e

第 1 図

(イ)



(ウ)

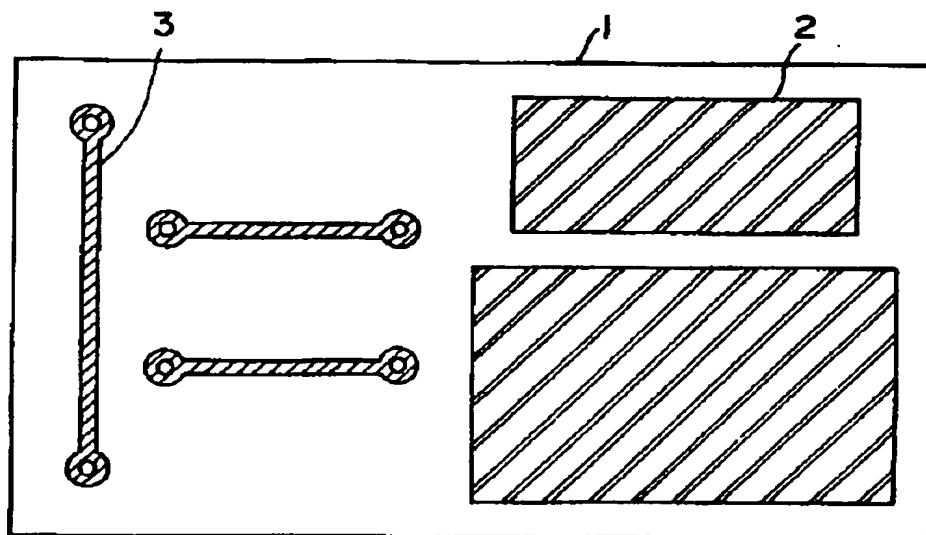


685

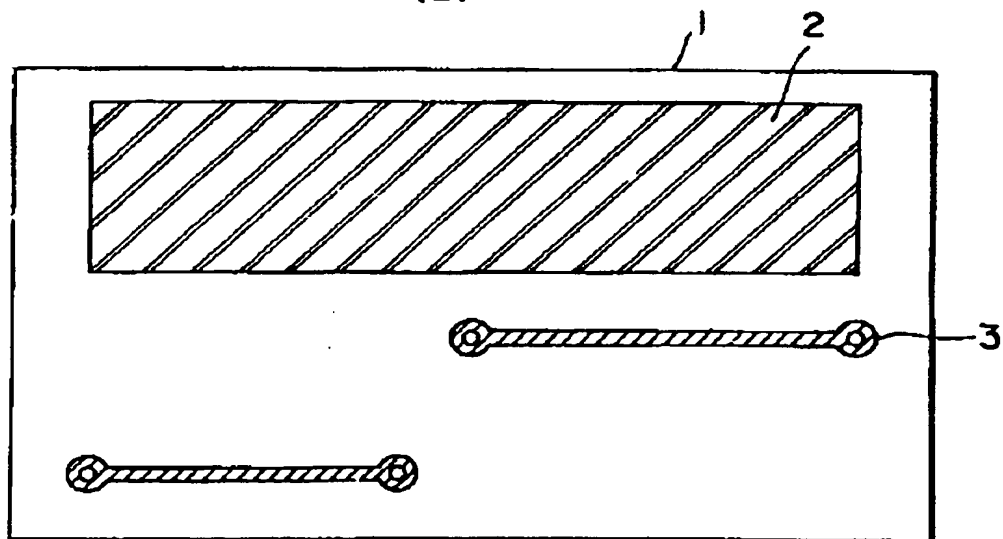
代理人 井上 村田 幹雄
実開 62-17856 A

第 2 図

(イ)



(ロ)



686

電機工業株式会社 代表取締役 田中 雄